

Patent Abstracts of Japan

PUBLICATION NUMBER : 05094869
PUBLICATION DATE : 16-04-93

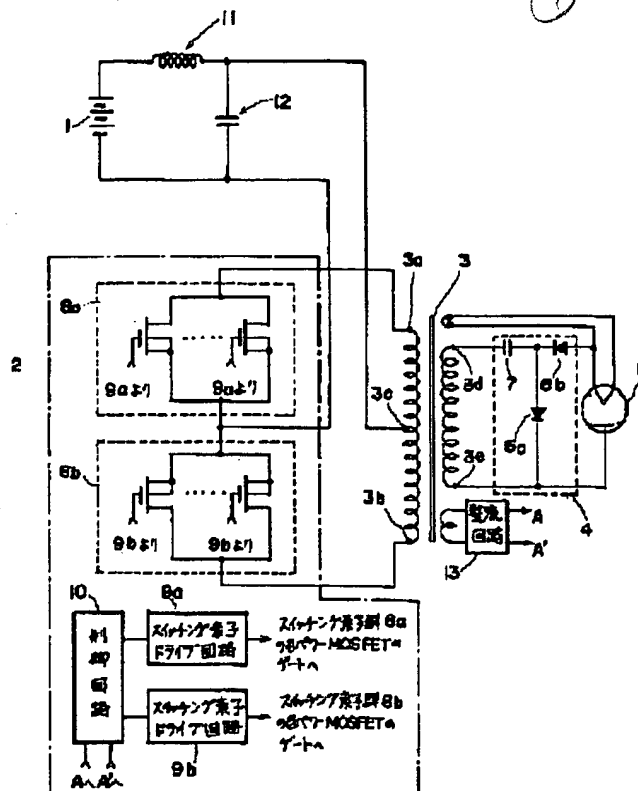
APPLICATION DATE : 02-10-91
APPLICATION NUMBER : 03254929

APPLICANT : SHARP CORP;

INVENTOR : MINAMINO MITSU HARU;

INT.CL. : H05B 6/66 H02M 7/48 H02M 7/538

TITLE : DRIVE CIRCUIT FOR INVERTER
MICROWAVE OVEN



ABSTRACT : PURPOSE: To make a microwave oven small in size and light in weight by letting the primary winding of a step-up transformer and the group of switching elements form a closed loop, and connecting the connecting points of the group of the elements and the center tap of the primary winding of the transformer to a low voltage capacitor.

CONSTITUTION: A DC power supply 1 is connected to the group of switching elements 8a and 8b via a choke coil 11 and a low voltage capacitor 12, and the other end of the power supply is connected to the primary winding center tap 3c of a step-up transformer 3. When the power MOSFET of the group of the elements 8a is turned on, current flows to the voltage double rectifier of the secondary circuit 4 of the transformer 3 and the closed loop of a magnetron 5, so that electric energy is supplied to the magnetron 5. And when the MOSFET of the group of the elements 8a is turned off, electric energy stored in the transformer 3 is regenerated to the power supply 1 while being supplied to the magnetron. And high frequency electric power is supplied to the magnetron 5 with the aforesaid action repeated. By this constitution, no DC/AC inverter is required, a drive circuit inexpensive and high in output can thereby be provided.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-94869

(43)公開日 平成5年(1993)4月16日

(51)Int.Cl.⁵H 0 5 B 6/66
H 0 2 M 7/48
7/538

識別記号

庁内整理番号

F I

技術表示箇所

B 8815-3K
E 9181-5H
9181-5H

審査請求 未請求 請求項の数3(全13頁)

(21)出願番号 特願平3-254929

(22)出願日 平成3年(1991)10月2日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 小玉 博一

大阪市阿倍野区長池町22番22号 シャープ株式会社内

(72)発明者 岡本 光央

大阪市阿倍野区長池町22番22号 シャープ株式会社内

(72)発明者 南野 光治

大阪市阿倍野区長池町22番22号 シャープ株式会社内

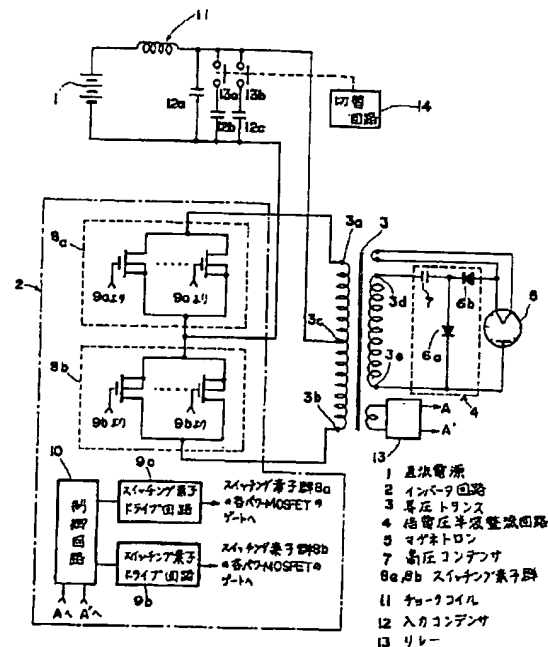
(74)代理人 弁理士 梅田 勝

(54)【発明の名称】 インバータ電子レンジの駆動回路

(57)【要約】

【構成】 2つのスイッチング素子群と、これを制御する制御手段とからなるインバータ回路と、昇圧トランスと、倍電圧整流回路と、低電圧直流源に並列に接続される低圧コンデンサと、該低圧コンデンサの一端に接続され上記低電圧直流源に直列に接続されるチョークコイルとから構成し、上記昇圧トランスの1次巻線と上記2つのスイッチング素子群とを接続して閉ループを形成し、2つのスイッチング素子群の接続点と上記昇圧トランスの1次巻線のセンタータップとを上記低圧コンデンサの両端に接続する。低圧コンデンサは2個以上設けて、低圧コンデンサ容量を変化させる。

【効果】 低電圧直流電源を電源とでき、安価でコンパクト、かつ高出力に出来る。零電流スイッチングを行うことができ、遷移損が非常に小さくなり、スイッチング損失の低減が図れる。さらに、零電流スイッチング状態を崩すことなく、インバータ回路の出力電力を制御できる。



1

【特許請求の範囲】

【請求項1】スイッチング素子が1個以上並列接続された2つのスイッチング素子群と、上記スイッチング素子のオン、オフ動作を行う制御手段とからなるブッシュブル方式インバータ回路と、

該ブッシュブル方式インバータ回路からの高周波交流が1次巻線に供給されて2次巻線に高圧を発生させる昇圧トランスと、

該昇圧トランスの2次巻線に接続され、高圧ダイオードと高圧コンデンサで構成されたマグネトロンに電力を供給する倍電圧整流回路と、

電源となる低電圧直流源に並列に接続される低圧コンデンサと、

該低圧コンデンサの一端に接続され上記低電圧直流源に直列に接続されるチョークコイルとから構成され、

上記昇圧トランスの1次巻線と上記2つのスイッチング素子群とが接続されて閉ループが形成され、2つのスイッチング素子群の接続点と上記昇圧トランスの1次巻線のセンタータップとが上記低圧コンデンサの両端に接続されていることを特徴とするインバータ電子レンジの駆動回路。

【請求項2】上記ブッシュブル方式インバータ回路内の制御手段が、上記ブッシュブル方式インバータ回路の出力電流波形の過渡振動の振動周期と上記スイッチング素子のオン時間の関係に対して、上記オン時間が上記振動周期の略半周期から1周期の間に納まるように設定されていることを特徴とする請求項1記載のインバータ電子レンジの駆動回路。

【請求項3】上記低電圧直流源に並列接続された低圧コンデンサを2個以上有し、該低圧コンデンサに直列に接続された回路に対する挿入、切り離しのためのスイッチング手段と、該スイッチング手段を制御して低圧コンデンサ容量を変化させることで零電流スイッチングのタイミングを崩すことなく出力電力制御を行なう切替回路とを有することを特徴とする請求項2記載のインバータ電子レンジの駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は低電圧直流電源を高電圧の高周波電力に変換し、マグネトロンに電力を供給するインバータ電子レンジの駆動回路に関するものである。

【0002】

【従来の技術】近年、これまで商用交流電源で使用していた電気・電子機器の屋外での使用を考慮した機器が各種開発されており、現在、家庭内で広く利用されているインバータ電子レンジにおいても屋外での使用が試みられている。

【0003】従来の一般的なインバータ電子レンジの回路構成を図8に示す。本回路では商用電源(AC100V、50/60Hz)から得られた交流電力はまず、整

2

流回路で直流電力に変換される。この直流電力は一石共振型インバータ回路で高周波化され、昇圧トランスで数kVまで昇圧される。トランス出力は倍電圧整流回路で整流され、マグネトロンに電力を供給する。

【0004】これに対し、屋外で上記インバータ電子レンジを使用する場合には、直流12Vまたは24Vの蓄電池等限られたエネルギー源を用いる必要があるために、例えば、図9に示すように、蓄電池等の低電圧直流電源と上記交流100Vを電源とするインバータ電子レンジに用いられる回路との間にDC/ACインバータを設け、このDC/ACインバータでもって直流低電圧を交流100Vに変換することにより、インバータ電子レンジを駆動していた。

【0005】

【発明が解決しようとする課題】インバータ電子レンジを蓄電池等を用いて使用する場合、DC/ACインバータを間に挿入する方法では、直流から交流、交流から直流と交直電力変換を2度行う必要があるため、電力の利用率が低くなる。またDC/ACインバータを追加する分、コスト高にもなる。

【0006】そこで、蓄電池等の低電圧直流電源を用いて直接にマグネトロンを駆動するインバータ回路が必要になり、この要望を満たすために、本出願人は低電圧直流電源に適したインバータ電子レンジの駆動回路を既に提案している(特願平2-200689、特願平2-200690)。

【0007】ところで、従来のインバータ回路においてはスイッチング素子のオン・オフ時間の時比率を制御して出力電力を制御するPWM方式が一般的である。しかしながら上記方式には、スイッチング素子のオン・オフ時に電流と電圧がともに急峻に変化する期間が存在するためにスイッチング損失が大きくなるという欠点がある。この欠点を解決する一手段として、コンデンサとコイルで構成された直列共振回路を利用する方法がある。この場合、直列共振回路によりスイッチング素子のオン時の電流波形が正弦波状となり、上記スイッチング素子のオン・オフ時に電流、あるいは電圧がほぼ零で交差する。そのため、スイッチング損失を著しく減少出来る。しかしながら上記直列共振型インバータは共振周波数が一義的に決まっているのに対して、PWM制御は時比率を変化させることにより、出力電力を制御するために、上記特徴を損わずに出力電力を変動させることが困難となる。これに対しては、周波数を変えて制御する方法もあるが動作する最低周波数でトランスを設計する必要があるためトランスの形状が大きくなるという欠点を有している。本発明は以上に鑑みてなされたものであり、その目的とするところは、先に提案したインバータ電子レンジの駆動回路(特願平2-200689、特願平2-200690)に加え、低電圧直流電源を電源として、安価でコンパクトな高出力かつ高効率のインバータ

電子レンジの駆動回路を提供することにより、さらに出力電力制御を容易におこなうことのできる駆動回路を提供することにある。

【0008】

【課題を解決するための手段】本発明のインバータ電子レンジの駆動回路は、スイッチング素子が1個以上並列接続された2つのスイッチング素子群と、上記スイッチング素子のオン、オフ動作を行う制御手段とからなるブッシュブル方式インバータ回路と、該ブッシュブル方式インバータ回路からの高周波交流が1次巻線に供給されて2次巻線に高圧を発生させる昇圧トランスと、該昇圧トランスの2次巻線に接続され、高圧ダイオードと高圧コンデンサで構成されたマグネトロンに電力を供給する倍電圧整流回路と、電源となる低電圧直流源に並列に接続される低圧コンデンサと、該低圧コンデンサの一端に接続され上記低電圧直流源に直列に接続されるチョークコイルとから構成され、上記昇圧トランスの1次巻線と上記2つのスイッチング素子群とが接続されて閉ループが形成され、2つのスイッチング素子群の接続点と上記昇圧トランスの1次巻線のセンタータップとが上記低圧コンデンサの両端に接続されていることを特徴とする。

【0009】さらに、上記ブッシュブル方式インバータ回路内の制御手段が、上記ブッシュブル方式インバータ回路の出力電流波形の過渡振動の振動周期と上記スイッチング素子のオン時間の関係に対して、上記オン時間が上記振動周期の略半周期から1周期の間に納まるように設定されていることを特徴とする。

【0010】さらに、上記低電圧直流源に並列接続された低圧コンデンサを2個以上有し、該低圧コンデンサに直列に接続された回路に対する挿入、切り離しのためのスイッチング手段と、該スイッチング手段を制御して低圧コンデンサ容量を変化させることで零電流スイッチングのタイミングを崩すことなく出力電力制御を行なう切替回路とを有することを特徴とする。

【0011】

【作用】ブッシュブル方式インバータ回路内の2つのスイッチング素子群を同時にオフした状態（休止期間）から、一方のスイッチング素子群をオンすると高圧コンデンサは昇圧トランスのリーケージインダクタンス、高圧コンデンサのキャパシタンス、回路抵抗（但しマグネトロンの抵抗分は除く）で定まる振動の弧を描く電流で充電される。高圧コンデンサの充電電圧の大きさは高圧コンデンサの初期電圧とスイッチング素子群のオン時間の長さで決まる。次に、前記と同じスイッチング素子群をオフすると、昇圧トランスに蓄えられた電磁エネルギーが高圧コンデンサに供給されながら電源に回生され、休止期間となる。

【0012】次に、休止期間の後、他方のスイッチング素子群をオンすると、昇圧トランスのリーケージインダクタンスと高圧コンデンサのキャパシティ、マグネ

トロンの抵抗分を含む回路抵抗で定まる振動の弧を描く電流でマグネトロンに電気エネルギーが供給される。ここでマグネトロンに供給される電力は、高圧コンデンサの電圧とスイッチング素子群のオン時間の長さで決まる。そしてスイッチング素子群をオフすると昇圧トランスに蓄えられた電磁エネルギーがマグネトロンに供給されながら電源に回生される。以上のスイッチング動作が繰り返されてマグネトロンが高周波電力を発振するように駆動される。

10 【0013】またスイッチング素子の電流波形は回路定数、すなわち主回路内のインダクタンス成分、キャパシタンス成分、及び回路抵抗で定まる固有周波数で振動するが、このインダクタンス値、キャパシタンス値、あるいはこの双方を調整して、スイッチング素子のオン時間を固有周波数の2分の1周期から1周期の間に納めると、零電流スイッチングを行うことができ、遷移損が非常に小さくなり、スイッチング損失の低減が図れる。

20 【0014】この状態からさらに、低圧コンデンサのキャパシタンス値を変化させてやると、零電流スイッチング状態を崩すことなく、出力電流波形の振動条件の変化による波形形状の変動により出力電流の平均値が変化し、出力電力は出力電流平均値に比例するのでインバータの出力電力が制御される。

【0015】

【実施例】以下、添付図面を参照して実施例により本発明のインバータ電子レンジの駆動回路および回路出力改善、回路損失低減について詳細に説明する。

30 【0016】図1は本発明の第1の実施例の電源回路図である。本電源回路は低電圧直流電源（例えば自動車用蓄電池）1の直流電力を高周波電力に変換するブッシュブル電圧型のインバータ回路2、電源電圧を昇圧する昇圧トランス3、昇圧トランス3の出力を整流する倍電圧半波整流回路4を備えてなり、倍電圧半波整流回路4の出力によってマグネトロン5を駆動する。また、昇圧トランス3の2次側からは、マグネトロン5のフィラメント加熱用電源も供給される。

【0017】倍電圧半波整流回路4は、2個の高圧ダイオード6a、6b及び高圧コンデンサ7により構成される。

40 【0018】インバータ回路2は、1個あるいは2個以上の直流を高速でスイッチングするパワーMOSFET（Metal Oxide Semiconductor Field Effect Transistorの略）が並列接続された2組のスイッチング素子群8a、8bと、スイッチング素子群8a、8bを駆動するスイッチング素子ドライブ回路9a、9bと制御回路10とを備えてなる。

【0019】スイッチング素子群8aと8bを構成しているパワーMOSFETのドレインはそれぞれ昇圧トランス3の1次巻線の一端3aと他端3bに接続され、これら2つのスイッチング素子群8a、8bを構成してい

るパワーMOSFETのソース同士が接続され、さらにスイッチング素子群8a、8bを構成しているパワーMOSFETのゲートがスイッチング素子ドライブ回路9a、9bにそれぞれ接続されている。

・【0020】パワーMOSFETで構成されるスイッチング素子群8a、8bは、制御回路10、スイッチング素子ドライブ回路9a、9bによって駆動され、昇圧トランス3の1次側を流れる電流が高速にスイッチングされる。

【0021】直流電源1は、その一端が直列接続されたチョークコイル11、及び直流電源1とチョークコイル11に並列接続された低圧コンデンサ12を介してスイッチング素子群8aのソースとスイッチング素子群8bのソースとの接続点に接続され、他端は昇圧トランス3の1次巻線のセンタータップ3cに接続されている。

【0022】つぎに本実施例の動作を説明する。スイッチング素子群8a及び8bのパワーMOSFETが共にオフしている状態からスイッチング素子群8bのパワーMOSFETがオンされると、昇圧トランス3の2次側回路は高圧コンデンサ7、高圧ダイオード6a、昇圧トランス3の2次巻線の一端3e、2次巻線の他端3dの閉ループに電流が流れ高圧コンデンサ7が充電される。

【0023】つぎに再び上記と同じスイッチング素子群8bのパワーMOSFETをオフすると昇圧トランス3に蓄えられた電磁エネルギーが高圧コンデンサ7に供給されながら電源1に回生され、2つのスイッチング素子群8a、8bのパワーMOSFETが同時オフする期間に移る。

【0024】次に、スイッチング素子群8aのパワーMOSFETがオンすると、昇圧トランス3の2次側回路は高圧ダイオード6b、高圧コンデンサ7、昇圧トランス3の2次巻線の一端3d、2次巻線の他端3e、マグ

ネトロン5の閉ループに電流が流れ、マグネトロン5に電気エネルギーが供給される。そしてスイッチング素子群8aのパワーMOSFETをオフすると昇圧トランス3に蓄えられた電磁エネルギーはマグネトロン5に供給されながら電源1に回生される。以上の動作が繰り返されてマグネトロン5には高周波電力が供給される。

【0025】このとき、高圧コンデンサ7には主回路中の回路インダクタンス、回路キャパシタンス、回路抵抗、すなわち昇圧トランス3のリーケージインダクタンス、高圧コンデンサ7、及び低圧コンデンサ12のキャパシタンス、スイッチング素子オン抵抗、配線抵抗等の回路抵抗で定まる振動の弧を描くスイッチング素子群8bのパワーMOSFETのドレイン電流波形と同様の電流波形で充電され、またマグネトロン5には昇圧トランス3のリーケージインダクタンスと高圧コンデンサ7、及び低圧コンデンサ12のキャパシタンス、スイッチング素子オン抵抗、配線抵抗等の回路抵抗で定まる振動の弧を描くスイッチング素子群8aのパワーMOSFETのドレイン電流波形と同様の電流波形で電気エネルギーが供給される。

【0026】図2は本実施例におけるパワーMOSFETに流れる電流波形の一例を示す図である。同図を参照して回路出力電力が向上できることを詳細に説明する。上記電流波形は上述したように昇圧トランス3のリーケージインダクタンス、高圧コンデンサ7、低圧コンデンサ12のキャパシタンス、回路抵抗の各値で定まる固有周波数で振動し、固有周波数Fは次式で表わすことができる。

【0027】

【数1】

$$F = \frac{\beta}{2\pi} \text{、ただし } \beta = \sqrt{\frac{1}{n^2 \cdot L \cdot C} - \left(\frac{R}{2L}\right)^2}$$

【0028】ここで L：昇圧トランスのリーケージインダクタンス

C：高圧コンデンサのキャパシタンス

R：回路抵抗

n：昇圧用トランス巻数比

この波形の2分の1周期から1周期の範囲内にパワーMOSFETのオン時間を合わせるように上式中のL、C、Rの値を設定すると(1/2F ≤ TON ≤ 1/F)、MOSFETのオフ時におけるドレイン電流がほぼゼロとなり、零電流スイッチングが可能となるため、遷移損の発生を極力抑えることができ、スイッチング損失の低減が図れることがわかる。また特にオン時間を2分の1周期に等しく(1/2F = TON)することによって、図2(a)に示すようにパワーMOSFETのオン期間における電流(電流波形のオン期間における積分値)は

ほぼ最大となり、回路出力電力もほぼ最大にできる。この固有振動数がオン時間よりも長すぎたり、短すぎたりすると、図2(b)、図2(c)に示したようにオン期間中の電流値は小さくなる。

【0029】一方、上記電流波形が振動の弧を描くことを利用して、上記回路定数を変化させることによって、オン期間中の電流波形の固有振動数を変えることで電流値を制御する。ここで回路定数である、回路キャパシタンス、回路インダクタンス、回路抵抗のどの値を変化させても、この効果を得ることができるが、ここではその一例として最も大きな効果が期待でき、しかも容易に実現可能な方法として低圧コンデンサの容量をリレー接点を用いて切替える方法とその効果について説明する。

【0030】図3は本発明の第2の実施例の電源回路図である。第1の実施例に比べての相違点は、低圧コン

ンサを3個(12a, 12b, 12c)並列に挿入し、そのうちの2個のコンデンサは、リレー13a, 13bを介して主回路に接続されており、このリレー13a, 13bのオン、オフ制御を行う切替え回路14が付加されている。例えば今この3個の低圧コンデンサの容量がそれぞれ4.7 μ F、10 μ F、22 μ Fとし、切替え回路14で上記リレー接点のオン、オフを制御すると、リレー接点13a、13bのオン・オフで入力コンデンサ容量は変化し、13a、13bが共にオンの時は36.7 μ F、13aがオフ、13bがオンの時は26.7 μ F、13aがオン、13bがオフの時は14.7 μ F、13a、13bが共にオフの時は4.7 μ Fとなる。この結果主回路中における上記回路キャパシタンスが変化し、マグネトロンに供給される電流波形が図4、図5、図6、図7に示す実測波形のように変化する。ここで電流平均値は電流波形の積分値から求めることができ、それぞれの場合では146.3mA、93.6mA、58.9mA、31.1mAとなる。またマグネトロンに供給される電力は上記電流平均値に比例するため、上述のように入力コンデンサ容量を切替えることでマグネトロンへの供給電力すなわち電子レンジのパワー制御を容易に、しかも通常のPWM制御におけるパワー制御のようにスイッチングオン時間を変化させるのではなく、図4乃至図7に示すようにスイッチングオン時間はそのまま電流波形の周期を変化させているため、零電流スイッチングを行うという特徴を損なわず、パワー制御を行うことができる。このためパワー制御による効率を低下はない。

【0031】尚、同様の動作は高圧コンデンサの容量を変化させることでも行うことができるが、高圧回路での接点による切替えは價格的にも技術的にも困難あり、低圧コンデンサ容量を段階的、あるいは連続的に変化させることによって可能であるという点に本実施例の特徴がある。

【0032】

【発明の効果】本発明によれば、DC/ACインバータを使用する必要がないので、安価で電力利用効率の高い、かつ高出力なインバータ電子レンジの駆動回路を提供できる。さらに、低電圧の直流電源を直接高周波電流に変換しているので、電源回路の中で最も大きく、しかも重量のある昇圧用トランスの小型化、軽量化が可能となり、駆動回路のコンパクト化が図れる。

【0033】また、スイッチング素子のオン時間と電流波形の過渡振動の振動周期の制御により、大きな回路出

力が得られ、零電流スイッチングによるスイッチング損失の低減を実現出来る。

【0034】さらに、低圧コンデンサ容量の制御により、零電流スイッチングの効果を損なうことなく、出力パワー制御を実現できる。

【0035】以上のことから、本発明の駆動回路を電子レンジに用いれば、通常調理、食品解凍等、調理内容に応じたパワーでの使用が可能となり、しかも高効率であるという、これまでは実現不可能であった低電圧直流電源駆動の電子レンジが実現する。尚、本発明は広くマグネトロン駆動に利用できる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の電源回路図である。

【図2】第1の実施例のパワーMOSFETのスイッチング電流波形を説明する図である。

【図3】本発明の第2の実施例の電源回路図である。

【図4】第2の実施例におけるマグネトロンに供給される電流波形を示す図である。

【図5】第2の実施例におけるマグネトロンに供給される電流波形を示す図である。

【図6】第2の実施例におけるマグネトロンに供給される電流波形を示す図である。

【図7】第2の実施例におけるマグネトロンに供給される電流波形を示す図である。

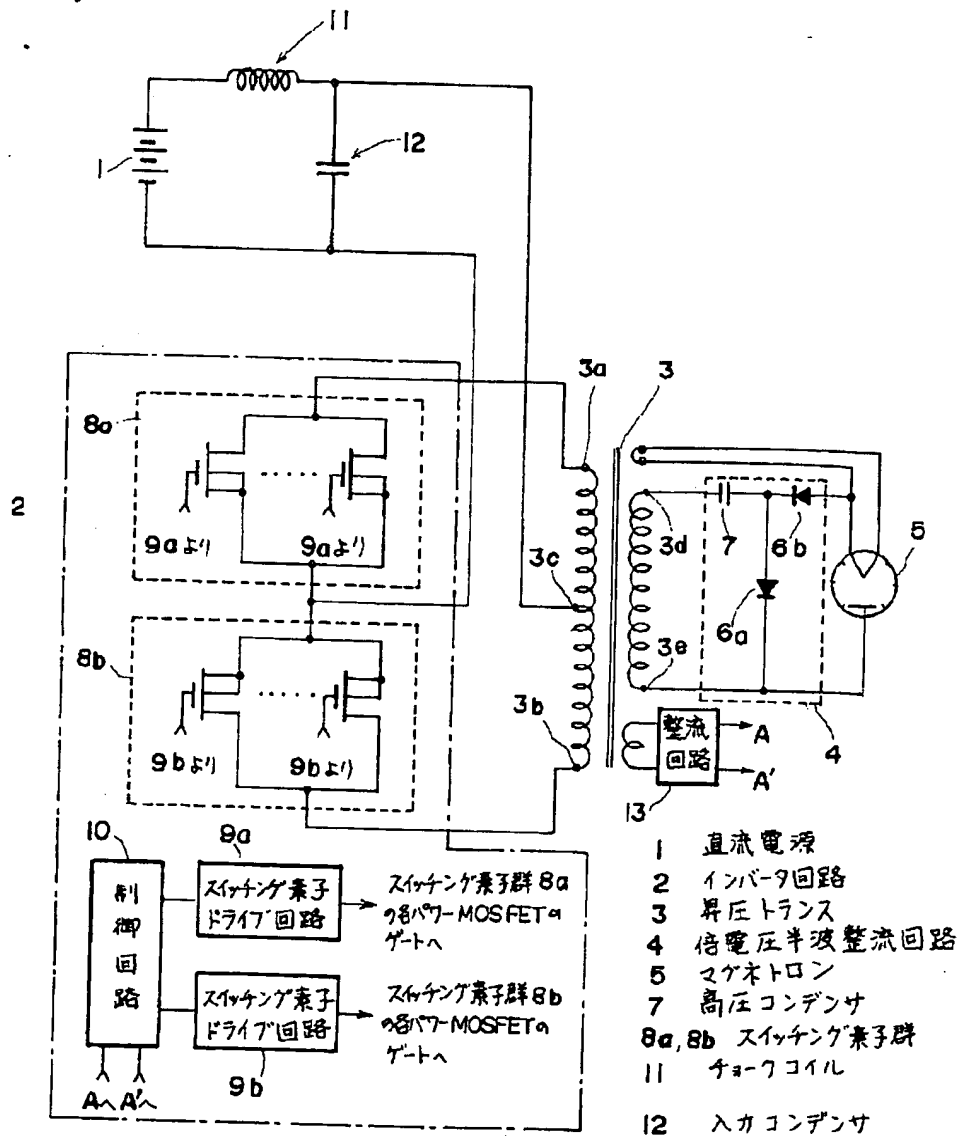
【図8】従来の商用電源で駆動するインバータ電子レンジの回路ブロック図である。

【図9】低電圧直流電源を用いて従来のインバータ電子レンジを駆動する方法を説明する図である。

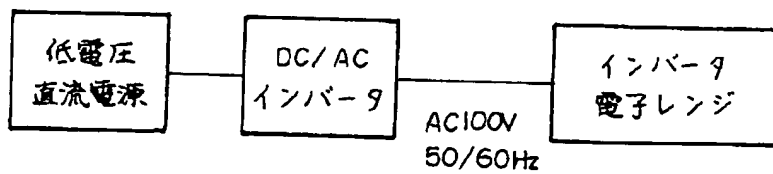
【符号の説明】

- | | |
|-------------------------|----------------------|
| 1: 直流電源 | 2: インバータ回路 |
| 3: 昇圧トランス | 4: 倍電圧半波整流回路 |
| 5: マグネトロン | 6: 高圧ダイオード |
| 7: 高圧コンデンサ | 8a, 8b: スwitching素子群 |
| 9a, 9b: スwitching素子駆動回路 | 10: 制御回路 |
| 11: チョークコイル | 12: 低圧コンデンサ |
| 13: リレー | 14: 切替え回路 |

【図1】



【図9】



TON = $\frac{1}{2F}$

MOSFET
動作状態

ON

OFF

時間

固有周波数 F

$F = \frac{\beta}{2\pi}$

$\beta = \sqrt{\frac{1}{\pi^2 LC} \left(\frac{R}{2L}\right)^2}$

L : 昇圧トランスのリークインダクタ
 C : 倍電圧コンデンサのキャパシタンス
 R : 回路抵抗
 n : 昇圧トランス巻数比

スイッチング電流

O

時間

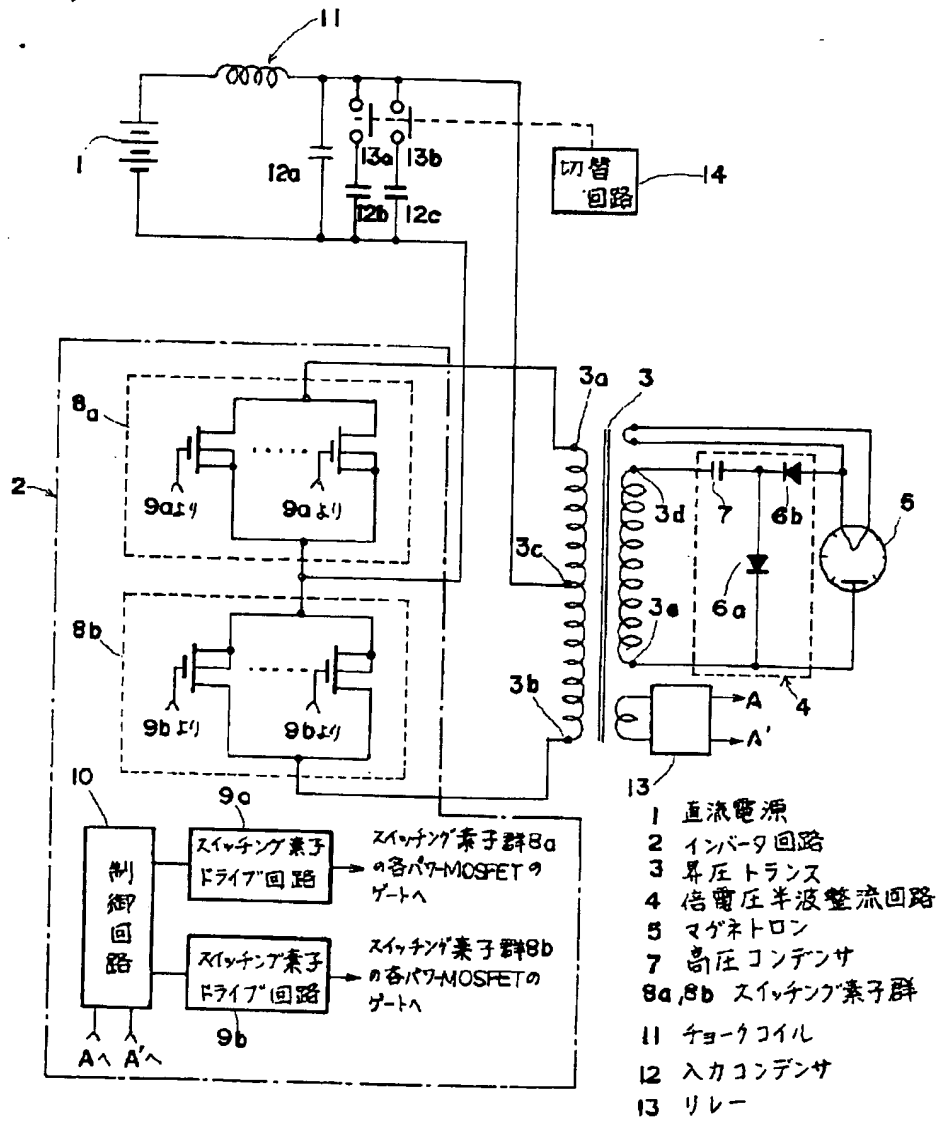
TON = $\frac{1}{2F}$

Figure 10 consists of two graphs, (b) and (c), showing the switching current (スイッチング電流) on the vertical axis versus time (時間) on the horizontal axis. The origin is marked with 0.

Graph (b) is labeled $T_{on} < \frac{1}{2F}$. It shows a curve starting at the origin and rising. A vertical line is drawn at time T_{on} , and the area under the curve from 0 to T_{on} is shaded with diagonal lines.

Graph (c) is labeled $T_{on} > \frac{1}{2F}$. It shows a curve starting at the origin, rising to a peak, and then crossing the time axis. A vertical line is drawn at time $\frac{1}{2F}$, and the area under the curve from 0 to $\frac{1}{2F}$ is shaded with diagonal lines. A longer vertical line is drawn at time T_{on} , and the area under the curve from 0 to T_{on} is shaded with diagonal lines.

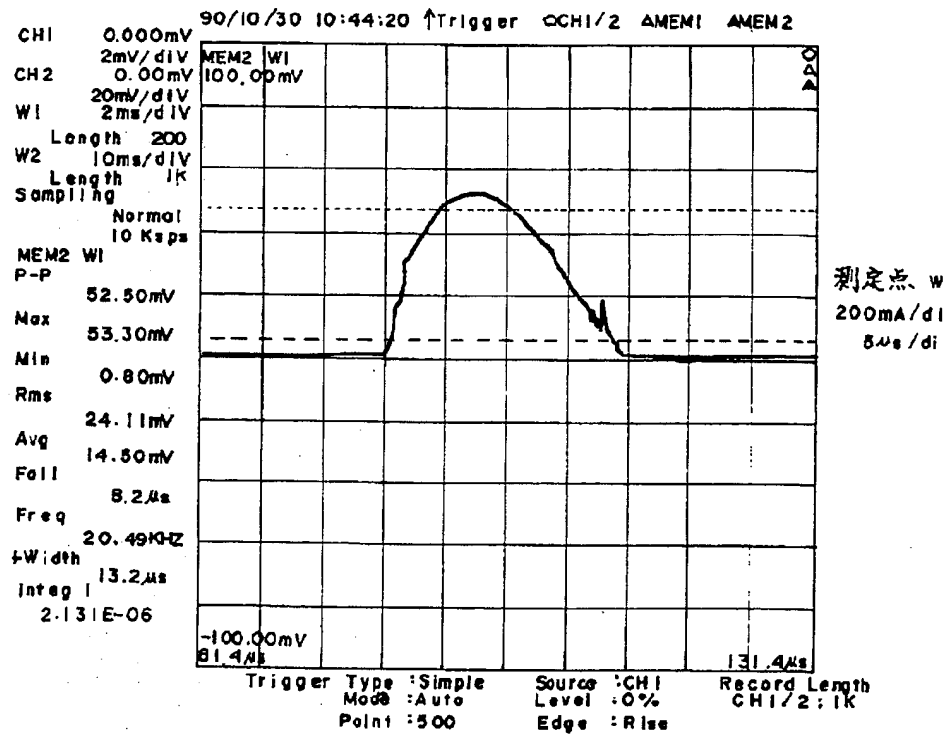
【図3】



【図4】

INPUT I I VDC

Filter 69,70



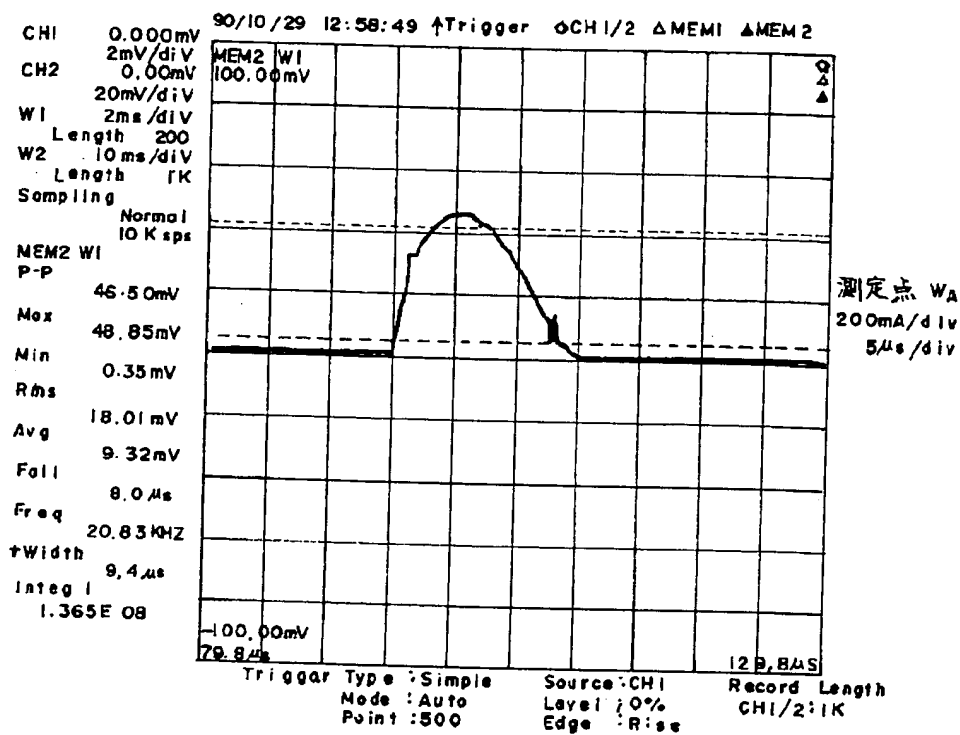
*Note

マグネトロン入力電流平均値: 146.3 mA

【図5】

INPUT 1:VDC

Filter 53,54



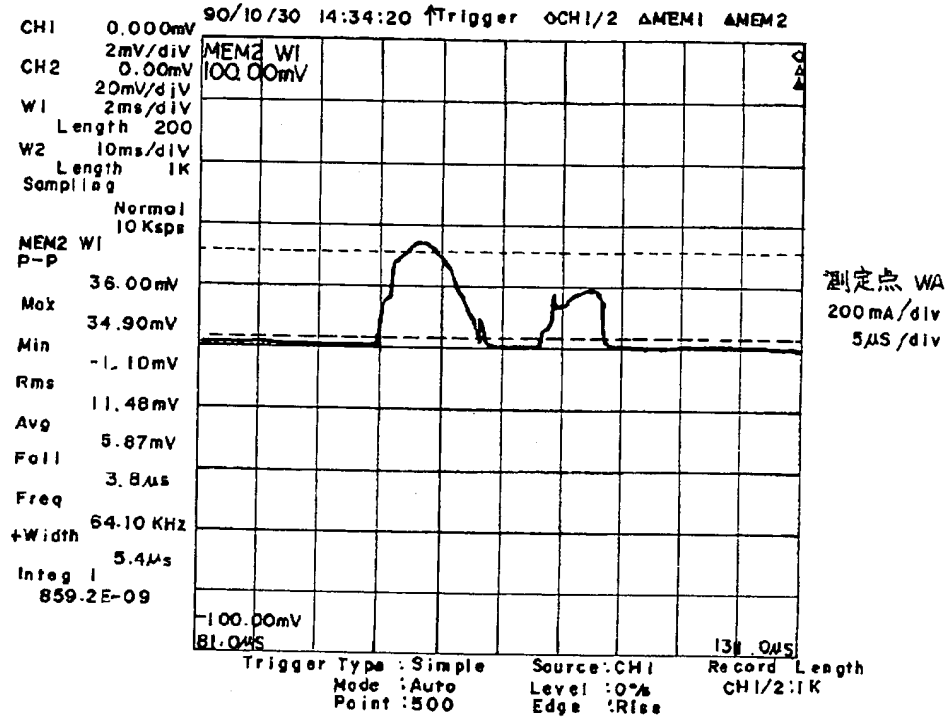
*Note

マグネトロン入力電流平均値 : 93.6mA

【図6】

INPUT HVDC

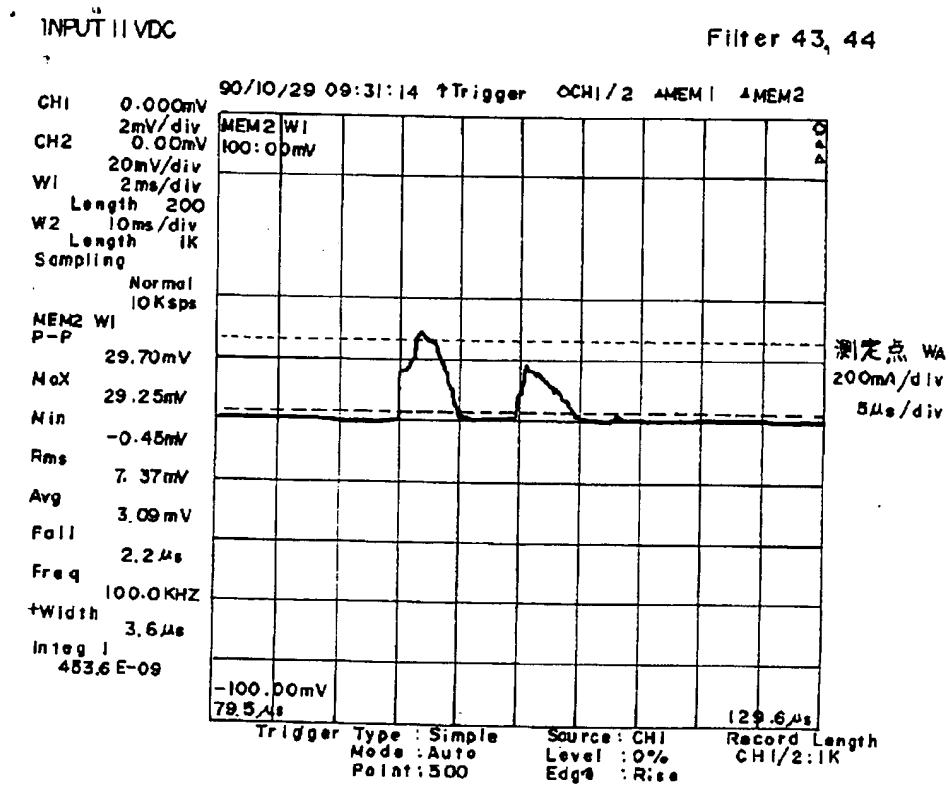
Filter 87, 88



*Note

マグネトロン入力電流平均値: 58.9 mA

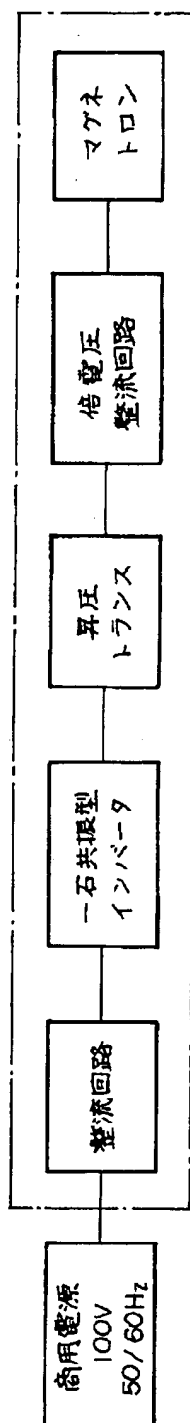
【図7】



* Note

マグネトロン入力電流平均値: 31.1mA

【図8】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.